

JP2001326190

Title:
METHOD AND APPARATUS FOR PROCESSING THIN FILM

Abstract:

PROBLEM TO BE SOLVED: To form a thin silicon film having a low trap level density, through irradiation of light. **SOLUTION:** In the method for processing a thin film by irradiating it with a light beam, a single irradiation unit of light beam comprises irradiation of the thin film with a first light pulse and irradiation of the thin film with a second light pulse being started with a time lag behind irradiation of the thin film with the first light pulse, and the thin film is processed by repeating the single irradiation unit. The first and second light pulses satisfy a relation: (pulse width of the first light pulse) $>$ (pulse width of the second light pulse). Preferably the first and second light pulses also satisfy the relation: (irradiated intensity of the first light pulse) $>$ (irradiated intensity of the second light pulse).

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-326190
(P2001-326190A)

(43) 公開日 平成13年11月22日 (2001. 11. 22)

(51) Int.Cl. ⁷	識別記号	F I	デマコト* (参考)
H 0 1 L	21/268	H 0 1 L 21/268	J 5 F 0 5 2
	21/20	21/20	C 5 F 0 5 3
	21/208	21/208	5 F 1 1 0
	29/786	29/78	Z
			6 2 7 C
審査請求 未請求 請求項の数 8 O L (全 21 頁) 最終頁に続く			

(21) 出願番号 特願2000-144363(P2000-144363)

(22) 出願日 平成12年5月17日 (2000. 5. 17)

特許法第64条第2項ただし書の規定により図面第2図の一部は不掲載とした。

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(71) 出願人 000002107

住友重機械工業株式会社
東京都品川区北品川五丁目9番11号

(72) 発明者 田邊 浩

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100071272

弁理士 後藤 洋介 (外1名)

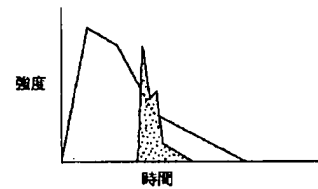
最終頁に続く

(54) 【発明の名称】 薄膜処理方法及び薄膜処理装置

(57) 【要約】

【課題】 トラップ準位密度の小さいシリコン薄膜を光照射によって形成する。

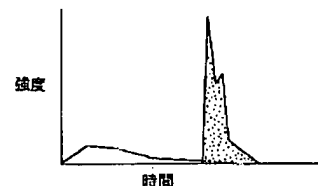
【解決手段】 薄膜に光ビームを照射することにより薄膜を処理する薄膜処理方法において、光ビームの一照射単位が、第1の光パルスの前記薄膜への照射と、該第1の光パルスの薄膜への照射の開始から時間的に遅延を持たせて開始される、第2の光パルスの薄膜への照射とから構成され、上記一照射単位の照射を繰り返し行うことにより薄膜を処理するものであり、第1及び第2の光パルスは、(前記第1の光パルスのパルス幅) > (前記第2の光パルスのパルス幅) を満たす。好ましくは、第1及び第2の光パルスは、(前記第1の光パルスの照射強度) ≥ (前記第2の光パルスの照射強度) を更に満たす。



(a)



(b)



(c)

【特許請求の範囲】

【請求項1】 薄膜に光ビームを照射することにより前記薄膜を処理する薄膜処理方法において、前記光ビームの一照射単位が、第1の光パルスの前記薄膜への照射と、該第1の光パルスの前記薄膜への照射の開始から時間的に遅延を持たせて開始される、第2の光パルスの前記薄膜への照射とから構成され、上記一照射単位の照射を繰り返すことにより前記薄膜を処理するものであり、前記第1及び前記第2の光パルスは、
(前記第1の光パルスのパルス幅) > (前記第2の光パルスのパルス幅) を満たすことを特徴とする薄膜処理方法。

【請求項2】 請求項1に記載の薄膜処理方法において、前記第1及び前記第2の光パルスは、
(前記第1の光パルスの照射強度) \geq (前記第2の光パルスの照射強度) を更に満たすことを特徴とする薄膜処理方法。

【請求項3】 請求項1に記載の薄膜処理方法において、前記第1及び前記第2の光パルスは、
(前記第1の光パルスの照射強度) \leq (前記第2の光パルスの照射強度) を更に満たすことを特徴とする薄膜処理方法。

【請求項4】 請求項3に記載の薄膜処理方法において、前記薄膜がa-Si:H膜であり、前記第1の光パルスの照射は前記a-Si:H膜から水素を予め離脱させるためのものであり、前記第2の光パルスの照射は前記a-Si:H膜の溶融再結晶化を行うためのものであることを特徴とする薄膜処理方法。

【請求項5】 薄膜に光ビームを照射することにより前記薄膜を処理する薄膜処理装置において、第1の光パルスを発生する第1のパルス光源と、第2の光パルスを発生する第2のパルス光源と、前記光ビームの一照射単位が、前記第1の光パルスの前記薄膜への照射と、該第1の光パルスの前記薄膜への照射の開始から時間的に遅延を持たせて開始される、前記第2の光パルスの前記薄膜への照射とから構成され、上記一照射単位の照射を繰り返すことにより前記薄膜を処理する手段とを有し、前記第1及び前記第2の光パルスは、
(前記第1の光パルスのパルス幅) > (前記第2の光パルスのパルス幅) を満たすことを特徴とする薄膜処理装置。

【請求項6】 請求項5に記載の薄膜処理装置において、前記第1及び前記第2の光パルスは、

(前記第1の光パルスの照射強度) \geq (前記第2の光パルスの照射強度) を更に満たすことを特徴とする薄膜処理装置。

【請求項7】 請求項5に記載の薄膜処理装置において、前記第1及び前記第2の光パルスは、
(前記第1の光パルスの照射強度) \leq (前記第2の光パルスの照射強度) を更に満たすことを特徴とする薄膜処理装置。

【請求項8】 請求項7に記載の薄膜処理装置において、前記薄膜がa-Si:H膜であり、前記第1の光パルスの照射は前記a-Si:H膜から水素を予め離脱させるためのものであり、前記第2の光パルスの照射は前記a-Si:H膜の溶融再結晶化を行うためのものであることを特徴とする薄膜処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、結晶性シリコン薄膜トランジスタに用いるシリコン薄膜及び電界効果型トランジスタに応用するための良質な半導体-絶縁膜界面を形成する装置に関する。また本発明は、パルスレーザ光を用いた半導体薄膜の製造装置に関する。さらに本発明は、上記半導体薄膜あるいは電界効果型薄膜トランジスタにより構成されるディスプレイ、センサー等の駆動素子または駆動回路を製造するための装置に関する。

【0002】

【従来の技術】ガラス基板上に薄膜トランジスタ(TFT)を形成する代表的な技術として、水素化アモルファスシリコンTFT技術及び、多結晶シリコンTFT技術が挙げられる。前者は作製プロセス最高温度300℃程度であり、移動度 $1\text{ cm}^2/\text{Vsec}$ 程度のキャリア移動度を実現している。この技術は、アクティブマトリクス型(AM)液晶ディスプレイ(LCD)における各画素のスイッチングトランジスタとして用いられ、画面周辺に配置されたドライバ集積回路(IC、単結晶シリコン基板上に形成されたLSI)によって駆動される。各画素毎にスイッチング素子TFTがついているため、周辺ドライバ回路から液晶駆動用の電気信号を送るパッシブマトリクス型LCDに比べ、クロストーク等が低減され良好な画像品質を得られるという特徴を有する。一方後者は、例えば石英基板を用い1000℃程度のLSIと類似した高温プロセスを用いることで、キャリア移動度 $30\sim 100\text{ cm}^2/\text{Vsec}$ の性能を得ることができる。このような高いキャリア移動度の実現は、たとえば液晶ディスプレイに応用した場合、各画素を駆動する画素TFTと同時に、周辺駆動回路部までもが同一ガラス基板上に同時に形成することができるという製造プロセスコストの低減、小型化に関する利点がある。小型化、高解像度

化によりAM-LCD基板と周辺ドライバー集積回路の接続ピッチが狭小化し、タブ接続やワイヤボンディング法では対処しきれないからである。ところが、多結晶シリコンTFT技術において、上述のような高温プロセスを用いる場合、前者のプロセスが用いることができる安価な低軟化点ガラスを用いることができない。そこで多結晶シリコンTFTプロセスの温度低減が必要になっており、レーザ結晶化技術を応用した多結晶シリコン膜の低温形成技術が研究・開発されている。

【0003】一般に、これらのレーザ結晶化は図15に示すような構成のパルスレーザ照射装置により実現される。パルスレーザ光源1101から供給されるレーザ光はミラー1102, 1103, 1105及び空間的な強度の均一化を行うべく設置されるビームホモジナイザ1104等の光学素子群によって規定される光路1106を介し、被照射体であるガラス基板1109上のシリコン薄膜1107に到達する。一般にガラス基板に比べ1照射範囲が小さいため、xyステージ1109上のガラス基板を移動させることにより基板上の任意の位置へのレーザ照射が行われている。xyステージの代わりに、上述の光学素子群を移動させることや、光学素子群とステージを組み合わせた方法も可能である。レーザ照射が真空チャンバ内で真空中あるいは高純度ガス雰囲気下で行われることもある。また、必要に応じてシリコン薄膜付きガラス基板入りカセット1110と基板搬送機構1111を有し、機械的にカセットとステージ間の基板の取りだし収納を行うこともできる。

【0004】また、短波長パルスレーザ光を照射し非晶質基板上的非晶質シリコン薄膜を結晶化し、薄膜トランジスタに応用する技術が特公平7-118443号公報に開示されている。本手法によれば基板全体を高温にすることなく非晶質シリコンの結晶化が可能であるため、液晶ディスプレイ等の大面積かつガラス等の安価な基板上への半導体素子、半導体集積回路を作製できるという利点がある。ところが上記公報においても述べられているように、短波長レーザによる非晶質シリコン薄膜の結晶化には50-500mJ/cm²程度の照射強度が必要である。一方、現在一般に入手できるパルスレーザ装置の発光出力は最大1J/pulse程度であり、単純換算によっても一度に照射できる面積は2-20cm²程度にすぎない。したがって、たとえば基板サイズ47x37cm基板全面をレーザ結晶化するためには、少なくとも87-870箇所レーザ照射が必要となる。1m角というように、基板サイズが拡大すれば、同様に照射箇所数が増加する。一般に、これらのレーザ結晶化は上述のように図15に示すような構成のパルスレーザ照射装置により実現される。

【0005】上記の方法で大面積基板上に薄膜半導体素子群を均一に形成するためには、特開平5-211167号公報(特願平3-315863号)に開示されているような、素子群をレーザのビームサイズよりも小さく分割し、ステップアンドリピートにより数パルス照射+

照射領域の移動+数パルス照射+照射領域の移動+...を繰り返す方法が有効であることが知られている。図16(2)に示すように、レーザの発振とステージ(すなわち基板もしくはビーム)の移動とが交互に行われる方法である。ところが、本手法によっても現在入手しうる発振強度均一性±5~10%(連続発振時)程度のパルスレーザ装置を用い、たとえば1パルス/場所~20パルス/場所程度の照射を繰り返す場合、発振強度バラツキが±5~10%を超え、結果として得られる多結晶シリコン薄膜並びに多結晶シリコン薄膜トランジスタ特性が十分な均一性を有さないという問題があった。特にスパイキングと呼ばれる、レーザ発振初期の放電の不安定に起因した、強光あるいは弱光の発生が不均一化の問題となっている。この補正を行うべく、積算強度結果により次の発振時の印加電圧を制御するような方法では、スパイキングの発生は抑制できるもののかえって弱光を発振してしまうという問題があった。すなわち、図17に示すように、照射時間と非発振時間とが交互に連続する場合、各照射時間に発振される第1のパルス強度が、最も不安定でありバラツキやすく、また照射箇所によって照射強度履歴が異なるため、基板面内でのトランジスタ素子及び薄膜集積回路の十分な均一性が得られないという問題があった。このようなスパイキングの回避方法としては、図16(1)に示すように、レーザ発振を、素子形成領域への照射開始以前から開始することにより回避する方法が知られているが、図16(2)に示すようなレーザの発振とステージの移動とが断続的に繰り返す場合には応用できないという問題があった。

【0006】さらにこれらの問題を回避すべく、特開平5-90191号公報ではパルスレーザ光源を連続発振させると共にステージの移動期間には光遮蔽装置を用いて基板への照射を防ぐ方法が提案されている。すなわち、図16(3)に示すようにレーザをある周波数で連続発振させ、所望の照射位置へのステージの移動と光路の遮蔽を同期させることによって、強度の安定したレーザ光を所望の照射位置へ照射を可能にした。ところが、本方法によればレーザビームの安定した基板への照射が可能になるものの、多結晶シリコン薄膜形成に寄与することのない無駄なレーザ発振が増え、高価なレーザ光源や励起ガスの寿命に対する多結晶シリコン薄膜の生産性及び、レーザ発振に要する電力等に対する多結晶シリコン薄膜の生産効率が低下するため、生産コストの上昇を招くという問題があった。また、レーザが露光される基板も、照射強度ばらつきによって所望の値に比べ過度な強光が照射されると、基板ダメージが生じる。LCD等のイメージングデバイスでは基板を透過する光が、基板上のダメージを受けた領域において散乱等を引き起こし画像品質の低下が生じるという問題があった。

【0007】さて上記のようなレーザ照射を行う際に、複数のパルスのある遅延時間をもたせて照射する方法が

公知資料: Ryoichi Ishihara et al. "Effects of light pulse duration on excimer laser crystallization characteristics of silicon thin films", Japanese journal of applied physics, vol. 34, No.4A, (1995) pp1759に開示されている。上記公知資料によれば、レーザ再結晶化プロセスにおける熔融シリコンの結晶化固化速度は 1 m/sec 以上であり、良好な結晶成長を得るためには、固化速度の低減が必要である。固化が完了した直後に第2のレーザパルス照射することにより第2の照射によってより固化速度の小さな再結晶化過程を得られるというものである。さて、図18に示すようなシリコンの温度変化(時間履歴曲線)によれば、レーザエネルギー(例えば図19に示す強度パルス)の照射とともにシリコンの温度が上昇し、出発材料が $a\text{-Si}$ の場合、 $a\text{-Si}$ の融点を経た後さらに温度が上昇、エネルギーの供給が温度上昇に必要な値を下回ると、冷却が始まる。結晶 Si の凝固点において、凝固時間を経て固化が終了した後、雰囲気温度まで冷却される。ここで、シリコンの固化がシリコン-基板界面を起点に膜厚方向に進むとすると、上記固化速度の平均値は以下のような式で表される。

【0008】固化速度の平均値 $=$ シリコンの膜厚 \div 凝固時間

すなわち、シリコンの膜厚が一定であれば、固化速度を小さくするためには凝固時間の長時間化が有効である。したがって、熱平衡学的に理想的な状態を維持したプロセスであれば、理想的な投入するエネルギーすなわちレーザ照射エネルギーを大きくすることで、凝固時間の拡大が可能である。ところが上記公知文書においても指摘されているとおり、照射エネルギーの増大は膜の非晶質化、微結晶化を引き起こすという問題があった。現実的な熔融・再結晶化工程においては図18のような理想的な温度変化を示さず、加熱時には温度の過上昇、冷却時には過冷却過程を経て安定状態に到達する。特に冷却時の冷却速度が大きく過度の過冷却を経る場合、凝固点近傍での結晶化が生ずることなく、急速冷却固化によりアモルファス(非晶質)固体が形成されるためである。薄膜においては上記公知文献中でも述べられているとおり、条件によってアモルファスではなく、微結晶体を形成することもある。微結晶体は、多結晶薄膜あるいは単結晶薄膜に比べその粒径が極端に小さいために、粒界ポテンシャルの大きな結晶粒界が多数存在し、たとえば薄膜トランジスタへの応用ではオン電流の低下、あるいはオフリーク電流の増大を招くといった問題を有する。

【0009】

【発明が解決しようとする課題】本発明の目的は、上記述べてきた問題を克服すべく、トラップ準位密度の小さいシリコン薄膜を光照射によって高いスループットで、大面積に形成する技術を提供すると共に、大面積基板上に再現性よくその技術を応用するための技術/装置を提

供することにある。

【0010】本発明のもう一つの目的は、それらの良質なシリコン膜を用いた、すなわち優れた特性を有する電界効果型トランジスタを製造する装置を提供することにある。

【0011】

【課題を解決するための手段】(1)本発明によれば、薄膜に光ビームを照射することにより前記薄膜を処理する薄膜処理方法において、前記光ビームの一照射単位が、第1の光パルスの前記薄膜への照射と、該第1の光パルスの前記薄膜への照射の開始から時間的に遅延を持たせて開始される、第2の光パルスの前記薄膜への照射とから構成され、上記一照射単位の照射を繰り返すことにより前記薄膜を処理するものであり、前記第1及び前記第2の光パルスは、

(前記第1の光パルスのパルス幅) $>$ (前記第2の光パルスのパルス幅)

を満たすことを特徴とする薄膜処理方法が得られる。

【0012】(2)本発明によれば、上記(1)に記載の薄膜処理方法において、前記第1及び前記第2の光パルスは、

(前記第1の光パルスの照射強度) \geq (前記第2の光パルスの照射強度)

を更に満たすことを特徴とする薄膜処理方法が得られる。

【0013】(3)本発明によれば、上記(1)に記載の薄膜処理方法において、前記第1及び前記第2の光パルスは、

(前記第1の光パルスの照射強度) \leq (前記第2の光パルスの照射強度)

を更に満たすことを特徴とする薄膜処理方法が得られる。

【0014】(4)本発明によれば、上記(3)に記載の薄膜処理方法において、

前記薄膜が $a\text{-Si:H}$ 膜であり、前記第1の光パルスの照射は前記 $a\text{-Si:H}$ 膜から水素を予め離脱させるためのものであり、前記第2の光パルスの照射は前記 $a\text{-Si:H}$ 膜の熔融再結晶化を行うためのものであることを特徴とする薄膜処理方法が得られる。

【0015】(5)本発明によれば、薄膜に光ビームを照射することにより前記薄膜を処理する薄膜処理装置において、第1の光パルスを発生する第1のパルス光源と、第2の光パルスを発生する第2のパルス光源と、前記光ビームの一照射単位が、前記第1の光パルスの前記薄膜への照射と、該第1の光パルスの前記薄膜への照射の開始から時間的に遅延を持たせて開始される、前記第2の光パルスの前記薄膜への照射とから構成され、上記一照射単位の照射を繰り返すことにより前記薄膜を処理する手段とを有し、前記第1及び前記第2の光パルスは、

(前記第1の光パルスのパルス幅) > (前記第2の光パルスのパルス幅)

を満たすことを特徴とする薄膜処理装置が得られる。

【0016】(6) 本発明によれば、上記(5)に記載の薄膜処理装置において、前記第1及び前記第2の光パルスは、

(前記第1の光パルスの照射強度) \geq (前記第2の光パルスの照射強度)

を更に満たすことを特徴とする薄膜処理装置が得られる。

【0017】(7) 本発明によれば、上記(5)に記載の薄膜処理装置において、前記第1及び前記第2の光パルスは、

(前記第1の光パルスの照射強度) \leq (前記第2の光パルスの照射強度)

を更に満たすことを特徴とする薄膜処理装置が得られる。

【0018】(8) 本発明によれば、上記(7)に記載の薄膜処理装置において、前記薄膜がa-Si:H膜であり、前記第1の光パルスの照射は前記a-Si:H膜から水素を予め離脱させるためのものであり、前記第2の光パルスの照射は前記a-Si:H膜の熔融再結晶化を行うためのものであることを特徴とする薄膜処理装置が得られる。

【0019】所望の単位面積あたりの照射強度を維持したまま処理面積を拡大するためには、パルスあたりの発光エネルギーを大きくすることが有効である。エキシマレーザのようなガスレーザでは、発光空間を大きくする等により、光源のパルス幅が大きくなる。さらに、第1パルスに遅延させて少なくとも一つのパルス(第2パルス)の照射を行うことにより、冷却速度の制御が可能であるが、ここで用いられる第2パルス強度は、熔融再結晶化に必要な強度(第1パルス強度)に比べ小さく、第1パルス光源に比べ出力の小さなパルス光源を利用することができる。そこで第1パルス光源に出力の大きな光源を用いて処理面積を拡大し、第2パルス以降のビームには出力(パルス照射強度)が小さく、パルス幅のより小さいレーザを用いることにより、冷却速度制御を行う。以上よりコストパフォーマンスの高い装置の提供が可能になる。

【0020】一方で、熔融再結晶化過程を利用した結晶成長を促すためには、十分な温度上昇(熔融)と冷却速度の抑制(結晶成長)が有効である。ところが、熔融のための第1パルスにおいてエネルギーの投入が短時間に行われるため、被熔融再結晶化材料としてa-Si:Hを用いた場合、加熱に伴い水素が急激な離脱・放出され、薄膜表面荒れが生じる。a-Si:H膜はプラズマCVD法での形成が可能であり、スループット向上に適した被熔融再結晶化材料である。水素の急激な離脱を防止するためには、熔融温度以下に加熱しあらかじめ水素を除去する必要がある。そこで熔融再結晶化に用いるレーザパルス(第2

パルス)よりもピーク強度(或いはパルス照射強度)が低くパルス幅の長い光(第1パルス)を照射することにより水素を徐々に離脱させた後、熔融再結晶化に必要な第2パルスの照射を行う。第2パルスの照射は、第1パルスの発光終了後、あるいは第1パルスの発光中、いずれかのタイミングで照射される。第2パルスの発光後も第1パルスの発光が続いているような条件では、再結晶化時の冷却速度低減効果も得られる。

【0021】図11に膜厚75nmのシリコン薄膜に波長308nmのエキシマレーザを照射した場合の、数値計算から求めた最大冷却速度(Cooling rate, K/sec)

と、レーザ照射後の膜のSEM観察から得られた結晶化-微結晶化の照射強度のしきい値を示す。図19は実験に用いたレーザの発光パルス波形である。3つの主ピークを有し発光時間は約120nsecに及ぶ。このようなパルス波形は、上記公知資料に記載されているパルス幅21.4nsecの矩形パルスに比べ5倍以上の発光時間を有することから、単一パルス照射であっても上記公知資料中で述べられているような固化速度の低減といった効果が期待できる。さて、このようなパルス波形を用いたレーザ再結晶化時の数値計算から求めたシリコンの温度-時間曲線は図12に示すようになる。図12はシリコン膜厚75nm、基板にSiO₂、XeClレーザ(波長308nm)照射強度450mJ/cm²の時のシリコン薄膜の温度変化を示す。第2の発光ピークがほぼ終了する約60nsec後に最高温度に達し冷却へと転じる。(なお、本数値計算では熔融・凝固点として非晶質シリコンの値を用いており、凝固点付近の振る舞いは現実のものとは異なる。特に結晶化膜が得られる場合は、結晶シリコンの凝固点で結晶化が完了する。)いったん大きな傾きを持って冷却が開始されるが、第3のピークが存在する100nsec程度の傾きは非常に小さくなることがわかる。完全に発光が終了する120nsec以降では、再び急速な冷却過程を経て凝固する。一般に、熱平衡過程を大きくはずれずような“急冷”を経た液体からの固化過程の場合、結晶構造の形成に必要な十分な凝固時間を得ることができず、アモルファス(非晶質)固体を形成する。前出の図11は図12に示すようなシリコンの温度-時間曲線から各照射強度に対し発光終了後の最大冷却速度を見積もった結果である。照射強度の増大とともに冷却速度が増加することがわかる。一方、レーザ照射後のシリコン薄膜の構造を走査型電子顕微鏡を用いて観察したところ、図13に示すように照射強度の増大とともにいったん粒径は増大するものの、470mJ/cm²程度の設定照射強度条件において、微結晶化が観測された。同様に照射パルス数を3パルスにした場合、470mJ/cm²程度の設定照射強度条件においても、部分的に微結晶化領域が残るものの1パルスの時とは異なり粒径の飛躍的な増大が観測された(図13)。なお、実照射強度は、エキシマレーザの

特に最初の数パルスにおいて、設定値に比べ5～10%程度高くなるため、微結晶化が生じるしきい強度は500 mJ/cm²程度と見積もることができる。以上のような結果から、図11の500 mJ/cm²条件から冷却速度を見積もることにより、微結晶化は約1.6×10¹⁰℃/sec以上の冷却速度条件で生じることがわかった。被照射膜がa-Siの場合、約500 mJ/cm²以上の照射強度で微結晶化が、同様に、被照射膜がpoly-Siの場合にこの冷却速度を当てはめると、a-Siに比べ約30 mJ/cm²大きい照射強度が示唆される。したがって、冷却速度を1.6×10¹⁰℃/sec以下に制御することによって、微結晶化、アモルファス化を防ぐことができ、良好な結晶成長過程を得ることが可能になる。

【0022】第2のレーザ光を第1のレーザ光に遅延して導入した場合について述べる。すでに述べたように、発光後期のレーザ光が冷却速度の増大を緩和するとともに、発光終了後の冷却速度が結晶化を支配する。すなわち、最終的に投入されたエネルギーによりそれ以前の冷却過程は初期化されると考えられる。更に付加的なエネルギーを投入することによって、それ以前の固化過程において急冷による非晶質化、微結晶化が生じていても、エネルギーは保存されている（ナノ秒オーダーと短時間のため、基板への熱伝導、雰囲気への放射は小さいと考えられる。もちろん十分な熱の放出が可能な時間は考慮しない）ため一旦初期化され、再度固化過程を繰り返すものと考えられる。したがって再度投入されたエネルギーによる2次加熱終了後の冷却速度に注目することによって、良好な結晶成長が期待できる。図14に示すように、遅延時間を制御することによって冷却速度を所望の値にコントロールする。

【0023】

【発明の実施の形態】図1は本発明の実施の形態を表した例である。それぞれの発振開始タイミングは図横軸に表され、各パルスの照射エネルギー（即ち、パルス照射強度）はパルスが表す面積で示される。図1(a)は第1パルスレーザに比べて第2パルスレーザが遅延されて発振した形態を表す図である。また、図1(b)は第1パルスの発振が完了した後に第2パルスを供給する形態を示す。発振制御用のトリガ信号の供給から実際に光が発振するまでの時間は各レーザ装置の形態によって異なることがあるため、それぞれの“トリガー発振”時間をあらかじめ求め、同時に照射可能になるように制御する。第2パルスに比べ第1パルスの発光強度が大きく（図中パルス波形の面積に相当）、発光時間が長い（パルス幅に相当）ため、熔融固化過程のうち、特に熔融過程は第1パルスに、より支配される。すなわち、同時により大きな面積の結晶化が可能である。しかしながら、第1パルスのみで熔融再結晶化を行う場合、照射強度の増加とともに投入される熱量が増えるためマクロ的には徐冷され

る。ところが図17に示すようにレーザ照射プロセス中の非常に短い時間における最大冷却速度が増加し、ある臨界的な冷却速度を超えると、固化過程が理想的な熱平衡状態から逸脱し、結果的に得られた膜において微結晶化あるいは非晶質化が観測される。照射パルスのピーク部分が照射された直後に、上記最大冷却速度に到達するため、冷却が十分完了する以前に付加的なエネルギーを供給することにより再び熔融状態に戻すことができる。上記付加的なエネルギーの供給手段としてよりパルス幅が長くピーク強度の小さいパルスを照射することがより好ましいが、第2パルスは第1パルスに比べ高い照射強度を要しないため、装置コスト上コンパクトな光源で十分である。パルス幅が長い光源は比較的大きく、高額な設備になってしまうため、製造コスト抑制のためには、パルス幅が小さい小型の光源が好ましい。以上のような方法をとることにより、非平衡過程への逸脱を防ぎ、再熔融を経て徐冷固化過程を実現することができる。第2パルスの遅延時間は、第1パルスの強度、パルス波形に依存するためあらかじめ実験で求めておく必要があるが、本実施例においては50～200 nsec程度が好適であった。第1パルスとして用いたパルス幅が120 nsec程度であったため、遅延時間が120 nsecを超える条件では、図1(b)に示すように、第1パルスの発光終了後に第2パルスが照射されるように制御された。

【0024】一方、第1パルス強度を第2パルス強度よりも小さくした場合の実施の形態を図1(c)に示す。被熔融再結晶化材料としてa-Si:Hを用いた場合、熔融のための第2パルスにおいてエネルギーの投入が短時間に行われるため、加熱に伴い水素が急激な離脱・放出され、薄膜表面荒れが生じる。それに先立ち、第1パルスにより徐々に加熱し膜中の水素原子を放出させ、ある程度水素濃度が低下した時点で、熔融のための第2パルスを照射する。第2パルスの照射は、第1パルスの発光終了後、あるいは第1パルスの発光中、いずれかのタイミングで照射される。第2パルスの発光後も第1パルスの発光が続いているような条件では、再結晶化時の冷却速度低減効果も得られる。a-Si:H膜はプラズマCVD法での形成が可能であるため、LPCVD法等に比べ高いスループットで被熔融再結晶化材料を供給できるという利点もある。

【0025】図2は本発明の実施の形態を表した例である。第1のエキシマレーザEL1及び第2のエキシマレーザEL2から供給されるパルスUV光は、ミラー類opt3, opt3'、レンズ類opt4を介してホモジナイザopt20'に導かれる。ここでビームの強度プロファイルが光学マスクopt21で所望の均一度、例えば面内分布±5%、になるように整形する。（エキシマレーザから供給されるオリジナルなビームはその強度プロファイルや総エネルギー量が、パルス間毎に変化する場合があるため、光学マスク上での強度が、空間的分布、パルス間ばらつきについ

て、より均一化されるための機構が設けられることが望ましい。ホモジナイザとしては、フライアイレンズやシリンドリカルレンズを用いたものが一般的に用いられる。) 上記光学マスクによって形成された光パターンは縮小投影露光装置opt23'、レーザ導入窓W0を介して、真空チャンバC0内に設置されたsub0基板に照射される。上記基板は、基板ステージS0上に載置されており、基板ステージの動作によって所望の領域、例えばパターン転写領域ex0に光パターンを露光することができる。図2では縮小投影光学系を示したが、場合によっては等倍、拡大投影を行ってもかまわない。基板ステージの移動(図内X-Y)によって基板上の任意の領域に照射が行われる。また、上記光学マスクはマスクステージ(図示せず)上に設置され、露光可能領域内であれば、上記光学マスクを移動して基板上に照射されるビームを操作することも可能である。

【0026】次に所望の光パターンを所望の条件で基板上に照射するために必要な機構について例示する。光軸の調整には微妙な調整が必要となるため、いったん調整を終えた光軸を固定して基板の位置を調整する方法を示す。光軸に対する基板照射面の位置は、焦点(Z)方向位置及び光軸に対する垂直度を補正する必要がある。したがって、図中 θ_{xy} 傾き補正方向、 θ_{xz} 傾き補正方向、 θ_{yz} 傾き補正方向、X露光領域移動方向、Y露光領域移動方向、Z焦点合わせ方向で示すうち、 θ_{xy} 傾き補正方向、 θ_{xz} 傾き補正方向、 θ_{yz} 傾き補正方向の調整により光軸に対する垂直度を補正する。また、Z焦点合わせ方向を調整することにより光学系の焦点深度にあった位置に基板照射面を配置制御する。

【0027】図3は上記の調整や基板のアライメント機構の側面図について例示した。露光軸L0に対し、光学マスクopt21、縮小投影露光装置opt23'、レーザ導入窓W0が図のように配置される。真空チャンバC0内に配置された基板sub0は、基板吸着機構付きヒータH0、基板XYZ θ_{xy} θ_{xz} θ_{yz} ステージS0'上に配置される。真空チャンバを用いているが実際の光照射は真空排気後置換された不活性ガス、水素、酸素、窒素等の雰囲気中で行われることが望ましく、雰囲気圧も大気圧前後の圧力であってもよい。基板吸着機構付きヒータを用いることによって光照射時に、室温〜400℃程度の基板加熱条件を選ぶことができる。上記のように雰囲気圧を大気圧程度にすることによって、真空チャック機能による基板の吸着ができるため、チャンバ内での基板ステージの移動等であってもずれを防止でき、投入された基板に多少のそり、たわみがあっても基板ステージに固定することができる。さらに加熱による基板のそり、たわみによる焦点深度ずれを最小限に抑えることができる。

【0028】レーザ干渉計i1、i2は、測長用窓w-i、測長用ミラーopt-iを介して、基板のアライメント及び基板のZ方向位置の測定を行う。アライメントには、基板

上のアライメントマークをオフアクシス顕微鏡m0、顕微鏡用光源Lm、顕微鏡用素子opt-mを用いて計測し、レーザ干渉系による基板位置情報を用いて所望の露光位置を計測できる。図3ではオフアクシス法を例示したが、Through The Lens方式やThrough The Mask (Reticle)方式を応用することも可能である。また、複数の計測地点から線形座標を、最小2乗法を用いて決定することにより、計測時に生じる測定誤差を平均化する手段をとることもできる。

【0029】図4(A)~(C)にマスクパターンとアライメントマークの関係について示した。マスクはマスク(非露光部)mask1とマスク(露光部)mask2とから構成される。例えばエキシマレーザを光源にする場合、紫外光が透過する石英基板上にアルミニウム、クロム、タングステンなどの金属や、誘電体多層膜といった紫外光を吸収、反射する膜を形成し、フォトリソグラフィとエッチング技術を用いてパターンを形成する。マスク上の所望のパターン(図4(A)において白色部で示される)に応じて、シリコン膜が露光され図4(B)に示されるように、非露光Si(Si1)内に露光Si部(Si2)が形成される。このとき、必要に応じてマスク上マークmark1が基板上マークmark2に一致するようにアライメント調整後露光することによって、シリコン薄膜上の予め設計された位置を露光することが可能となる。また、上記シリコン薄膜を用いた薄膜トランジスタ形成工程において、露光プロセスが位置決めを必要とする第1工程の場合(すなわちアライメントマークが予め形成されていない場合)、シリコン薄膜への露光工程時に露光形成マークmark3を同時に露光することによって、a-Siと結晶Siとの光学的色差を利用したアライメントマークが形成できる。したがってこのマークを基準に後工程におけるフォトリソグラフィ等を行うことによって、露光改質された所望の領域に、トランジスタや所望の機構、機能を作り込むことができる。露光工程後シリコン薄膜上にSi酸化膜を形成し、シリコン層の所望の領域がエッチング除去された状態を図4(C)に示す。Si除去部(Si3)は積層されたシリコン膜とSi酸化膜がエッチング除去された領域であり、非露光Si(Si1)と露光Si(Si2)上にSi酸化膜(Si4、Si5)が積層された形状が示されている。このように酸化膜が覆われたシリコン膜からなる島状構造を作り込むことによって素子間分離された薄膜トランジスタのチャネル/ソース・ドレイン領域や後工程のアライメントに必要なマークを形成することができる。

【0030】図5(1)(2)に主要動作のタイミングチャートを示す。制御例1では基板ステージの動作により所望の露光位置に基板を移動させる。次に焦点合わせやアライメント動作を行い精密に露光位置を調整する。このとき、例えば0.1 μ m〜100 μ m程度といった、所望の設定誤差精度にはいるように調整する。その動作が完了した時点で、基板への光照射が実行される。これらの

一連の動作を終了した時点で次の露光領域へ基板が移動し、基板上の必要な箇所を照射終了した後、基板が交換され第2の処理基板上で所定の一連の処理を行う。制御例2では基板ステージの動作により所望の露光位置に基板を移動させる。次に焦点合わせやアライメント動作を行い精密に露光位置を調整する。このとき、例えば0.1 μm ~ 100 μm 程度といった、所望の設定誤差精度にはいるように調整する。その動作が完了した時点で、マスクステージの動作を開始する。始動時の移動ステップ量のばらつきを避けるために、基板への光照射はマスクステージ動作の開始よりもあとから開始されるチャートである。もちろんステージの移動によりアライメント位置から離れた地点に露光されるため、その分のオフセット量は予め考慮する必要があることはいうまでもない。基板への光照射よりも早く光源の運転を開始し、光源の出力強度の安定性が高まった時点で、シャッタを開き基板への光照射を行うことも可能である。特にエキシマレーザを光源に用い、発振期間と停止期間とが繰り返されるような使用法をとった場合、初期の数10パルスが特に不安定なことが知られており、これらの不安定なレーザパルスを照射したくない場合には、マスクステージの動作に合わせてビームを遮断する方式をとることができる。これらの一連の動作を終了した時点で次の露光領域へ基板が移動し、基板上の必要な箇所を照射終了した後、基板が交換され第2の処理基板上で所定の一連の処理を行う。

【0031】膜厚75nmのa-Si薄膜に対して1mm x 50 μm のビームを短軸方向に0.5 μm ピッチで走査した。一つの光源を用いてレーザ照射強度は照射面で470mJ/cm²としたところ、走査方向に連続する単結晶シリコン薄膜が得られた。さらに、第2光源を照射面で150mJ/cm²となるように、100nsec遅延させて照射した条件では1.0 μm の走査ピッチ条件でも走査方向に連続する単結晶シリコン薄膜が得られた。上記結晶化シリコン膜中のトラップ準位密度は10¹² cm⁻²より低い値を示した。

【0032】図6は、本発明の実施の形態を示す半導体薄膜形成装置の側面図である。プラズマCVD室C2、レーザ照射室C5、基板搬送室C7から構成され、ゲートバルブGV2、GV5を介して基板の搬送が装置外部の雰囲気に触れることなく真空中、不活性ガス、窒素、水素、酸素等の雰囲気かつ高真空、減圧、加圧状態で可能である。レーザ照射室においては400℃程度まで加熱可能なS5基板ステージ上にチャック機構を用いて基板が設置される。プラズマCVD室では、400℃程度まで加熱可能な基板ホルダーS2上に基板が設置される。この例ではガラス基板Sub0上にシリコン薄膜(Si1)が形成された状態でレーザ照射室に導入され、表面のシリコン薄膜がレーザ照射により結晶性シリコン薄膜(Si2)に改質され、プラズマCVD室に搬送された状態を示している。

【0033】レーザ照射室に導入されるレーザ光は、エ

キシマレーザ1(EL1)、エキシマレーザ2(EL2)から供給されるビームが第1のビームラインL1、第2のビームラインL2を通り、レーザ合成光学装置opt1、ミラーopt11、透過ミラーopt12、レーザ照射光学装置opt2、ホモジナイザopt20、光学マスクステージopt22に固定された光学マスクopt21、投影光学装置opt23、レーザ導入窓W1を介して基板表面に到達する。ここでは2台のエキシマレーザを図示したが、光源としては1台以上所望の台数を設置することもできる。またエキシマレーザに限らず、炭酸ガスレーザ、YAGレーザ等のパルスレーザや、アルゴンレーザ等のCW光源と高速シャッタを用いてパルス上に供給してもよい。

【0034】一方プラズマCVD室はRF電極D1とプラズマ閉じこめ電極D3によりプラズマ形成領域D2が基板が配置される領域とは離れた位置に形成される。プラズマ形成領域には例えば酸素とヘリウムを、原料ガス導入装置D4を用いてシランガスを供給することにより、基板上に酸化シリコン膜を形成することができる。

【0035】図7に本発明の実施の形態を示す半導体薄膜形成装置の平面図を示す。ロード/アンロード室C1、プラズマCVD室C2、基板加熱室C3、水素プラズマ処理室C4、レーザ照射室C5、基板搬送室C7がそれぞれゲートバルブGV1~GV6を介して接続されている。第1のビームラインL1、第2のビームラインL2から供給されるレーザ光がレーザ合成光学装置opt1、レーザ照射光学装置opt2、レーザ導入窓W1を介して基板表面に照射される。また、それぞれのプロセス室、搬送室はガス導入装置gas1~gas7、排気装置vent1~vent7が接続されており、所望のガス種の供給、プロセス圧の設定、排気、真空が調整される。図に点線で示すように処理基板sub2, sub6が平面上に配置される。

【0036】図8は本発明の半導体薄膜形成装置を薄膜トランジスタの製造工程に応用した場合の工程フロー図である。

【0037】(a)洗浄によって有機物や金属、微粒子等を除去したガラス基板sub0上に基板カバー膜T1、シリコン薄膜T2を順次形成する。基板カバー膜としてLPCVD(減圧化学的気相成長)法でシランと酸素ガスを原料とし、450℃で酸化シリコン膜を1 μm 形成する。LPCVD法を用いることにより基板保持領域を除き基板外表面全体をカバーすることも可能である(図示せず)。あるいはテトラエトキシシラン(TEOS)と酸素を原料としたプラズマCVD、TEOSとオゾン为原料とした常圧CVD、図8に示すようなプラズマCVD等を利用することも可能であり、基板材料(アルカリ金属濃度を極力低減したガラス、表面を研磨加工した石英・ガラス等)が含まれる半導体デバイスに有害な不純物の拡散防止ができる材料が基板カバー膜として有効である。シリコン薄膜はLPCVDでジシランガスを原料として500℃で厚さ75nm形成する。この場合膜に含まれる水素原子濃度

が1原子%以下となるため、レーザ照射工程での水素放出による膜荒れ等を防ぐことができる。あるいは図7に示すようなプラズマCVD室C2において行われるプラズマCVD法や広く普及しているプラズマCVD法を用いても、基板温度や水素／シラン流量比、水素／4フッ化シラン流量比等を調整することによって水素原子濃度が低いシリコン薄膜を形成できる。

【0038】(b)上記(a)工程で準備した基板を、有機物や金属、微粒子、表面酸化膜等を除去するための洗浄工程を経た後、本発明の薄膜形成装置に導入する。レーザ光L0を照射し、シリコン薄膜を結晶化シリコン薄膜T2'に改質する。レーザ結晶化は99.9999%以上の高純度窒素700torr以上の雰囲気で行われる。

【0039】(c)上記工程を経た基板は、ガスが排気された後基板搬送室を介してプラズマCVD室に搬送される。第1のゲート絶縁膜T3として、シラン、ヘリウム、酸素を原料ガスとして基板温度350度で酸化シリコン膜を10nm堆積する。このあと必要に応じて水素プラズマ処理や加熱アニールを行う。ここまでが本発明の薄膜形成装置において処理される。

【0040】(d)次に、フォトリソグラフィとエッチング技術を用いてシリコン薄膜と酸化シリコン膜積層膜のアイランドを形成する。このとき、シリコン薄膜に比べ酸化シリコン膜のエッチングレートが高いエッチング条件を選択することがこのましい。図に示すようにパターン断面が階段状(あるいはテーパー状)に形成することによって、ゲートリークを防ぎ信頼性の高い薄膜トランジスタを提供できる。

【0041】(e)次に、有機物や金属、微粒子等を除去するための洗浄を行った後、上記アイランドを被覆するように第2のゲート絶縁膜T4を形成する。ここでは、LPCVD法でシランと酸素ガスを原料とし、450℃で酸化シリコン膜を30nm形成した。あるいはテトラエトキシシラン(TEOS)と酸素を原料としたプラズマCVD、TEOSとオゾン原料とした常圧CVD、図8に示すようなプラズマCVD等を利用することも可能である。次にゲート電極としてn+シリコン膜を80nm、タングステンシリサイド膜を110nm形成する。n+シリコン膜はプラズマCVDやLPCVD法で形成された結晶性のリンドーブシリコン膜が望ましい。その後、フォトリソグラフィとエッチング工程を経て、T5パターン化されたゲート電極を形成する。

【0042】(f1,f2)次に、ゲートをマスクとして不純物注入領域T6、T6'を形成する。CMOS型回路を形成する場合は、フォトリソグラフィを併用してn+領域が必要なn-channel TFT及びp+領域を要するp-channel TFTを作り分ける。注入される不純物イオンの質量分離を行わないイオンドーピングや、イオン注入、プラズマドーピング、レーザドーピング等の方法を採用することができる。そのとき用途や不純物導入方法によって(f1)(f2)のよう

に表面の酸化シリコン膜を残したまま、あるいは除去した後不純物の導入を行う。

【0043】(g1)(g2)層間分離絶縁膜T7、T7'を堆積、コンタクトホールを開口後、金属を堆積、フォトリソグラフィとエッチングにより金属配線T8を形成する。層間分離絶縁膜としては、膜の平坦化が図れるTEOS系酸化膜やシリカ系塗布膜、有機塗布膜を用いることができる。コンタクトホール開口はフォトリソグラフィとエッチングにより、金属配線は抵抗の低いアルミニウム、銅あるいはそれらをベースとした合金、タングステンやモリブデンといった高融点金属が応用できる。以上のような工程を行うことによって、性能、信頼性の高い薄膜トランジスタを形成することができる。

【0044】図9は予めアライメントマークを設け、アライメントマークに応じたレーザ照射を行った場合の実施例、図10はレーザ照射と同時にアライメントマークを形成する場合の実施例について、TFT製造工程フローをもとに説明する。基本的には図8の説明と類似しているため、特に異なる点を中心に説明する。

【0045】図9(a) 洗浄によって有機物や金属、微粒子等を除去したガラス基板sub0上に基板カバー膜T1、タングステンシリサイド膜を順次形成する。アライメントマークの形成のために、フォトリソグラフィとエッチングによりパターン化しアライメントマークT9を基板上に形成する。次にアライメントマークを保護するためにマーク保護膜T10を形成し、シリコン薄膜を形成する。

【0046】図9(b) レーザ光露光時にはアライメントマークを基準に所望の領域が露光される。その後は、予め設けられたアライメントマークや、結晶化シリコン薄膜パターンニングによって形成されるアライメントマーク(図示せず)を基準に、次工程のアライメントを行うことができる。

【0047】図10(b) シリコン薄膜への露光と同時に露光/非露光による改質の相違を利用した結晶化アライメントマークT9'をシリコン薄膜に形成する。

【0048】図10(d) 結晶化アライメントマークT9'を利用して、フォトリソグラフィ時の目合わせを行い、エッチング工程を経てシリコン薄膜と酸化シリコン膜積層膜のアイランドを形成する。

【0049】以上、XeCl、KrF、XeF、ArF等のエキシマレーザを光源として実施の形態を述べたが、エキシマレーザ以外にもYAGレーザや炭酸ガスレーザ、パルス発光の半導体レーザなどを用いることが可能である。また、シリコンに代表される半導体薄膜に限らず、結晶性の薄膜の形成、およびその形成装置に応用可能である。

【0050】

【発明の効果】本発明によれば、トラップ準位密度の小さいシリコン薄膜を光照射によって形成する技術を提供でき、かつ以下のような効果を得ることができた。

【0051】1) 従来は1台の大型光源から発振された

ビームを第1及び第2ビームに分岐し、第1及び第2ビームに光路長差を持たせて第1及び第2ビームに遅延を与えていた。本発明では、第1の光パルスを発生する第1のパルス光源（小型光源）に、第2の光パルスを発生する第2のパルス光源（小型光源）を付加することにより、いちどに処理できる面積を拡大した。従来の、1台の大型光源から発振されたビームを第1及び第2ビームに分岐し、第1及び第2ビームに光路長差を持たせて第1及び第2ビームに遅延を与える光学系の製造に要するコストよりも、本発明による光源付加に要するコストの方が小さかった。

【0052】2）本発明は、水素化アモルファスシリコン薄膜(a-Si:H)の効果的な改質方法を提供し、従来LPCVD (low pressure chemical vapor deposition) 法によって形成されていたa-Siと同等のレーザ結晶化を予備加熱等を行うことなく実施することが可能になった。

【図面の簡単な説明】

【図1】本発明の実施の形態を説明するための光パルス波形図である。

【図2】本発明の装置の実施の形態（全体）を説明するための図である。

【図3】本発明の装置の実施の形態（アライメント方法）を説明するための図である。

【図4】本発明の装置の実施の形態（マスク投影法）を説明するための図である。

【図5】本発明の装置の実施の形態（制御例）を説明するためのタイミングチャートである。

【図6】本発明の装置、搬送室、プラズマCVD室の側

面断面図である。

【図7】本発明の装置、搬送室、プラズマCVD室等複合装置の平面図である。

【図8】本発明のTFT製造プロセスを説明するための断面図である。

【図9】本発明のアライメントマークを用いたTFT製造プロセスを説明するための断面図である。

【図10】本発明のアライメントマーク形成を含むTFT製造プロセスを説明するための断面図である。

【図11】照射強度と冷却速度、非晶質化が生じる冷却速度を示した図である。

【図12】シリコン薄膜温度変化の計算結果例を示した図である。

【図13】各照射強度に対するシリコン薄膜の結晶形態を示す顕微鏡写真である。

【図14】第2パルス投入後の最大冷却速度と凝固点近傍の冷却速度を示した図である。

【図15】従来のエキシマレーザアニール装置の概念図である。

【図16】従来のレーザ運転方法を説明するためのタイミングチャートである。

【図17】レーザパルス強度のパルス間分布の例を示した図である。

【図18】シリコン膜温度変化の例を示した図である。

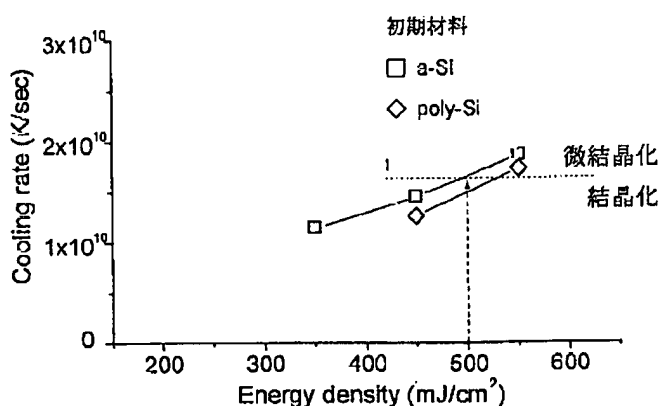
【図19】レーザパルス波形の一例を示した図である。

【符号の説明】

EL1 エキシマレーザ（パルス光源）

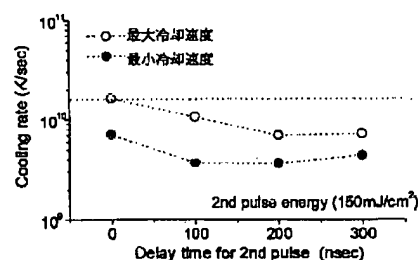
EL2 エキシマレーザ（パルス光源）

【図11】



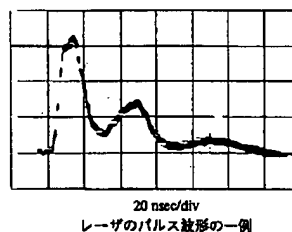
照射強度と冷却速度および非晶質化が生じる冷却速度

【図14】



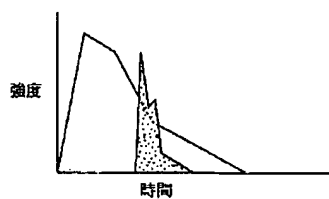
第2パルス投入後の最大冷却速度と凝固点近傍の冷却速度

【図19】

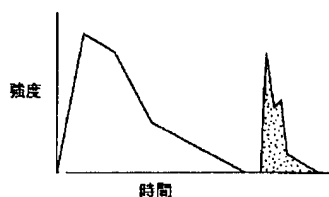


レーザのパルス波形の一例

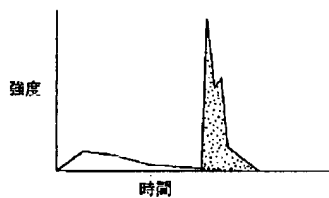
【図1】



(a)

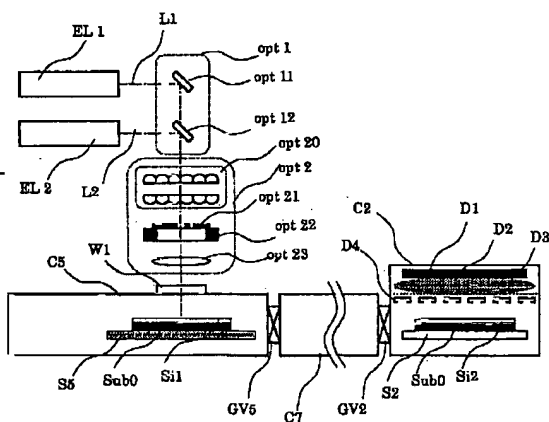


(b)



(c)

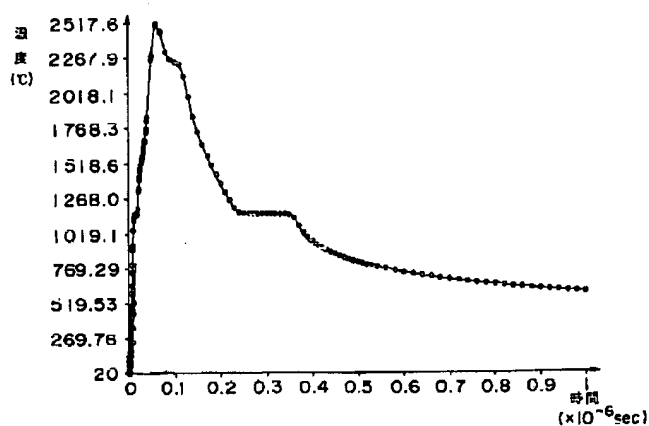
【図6】



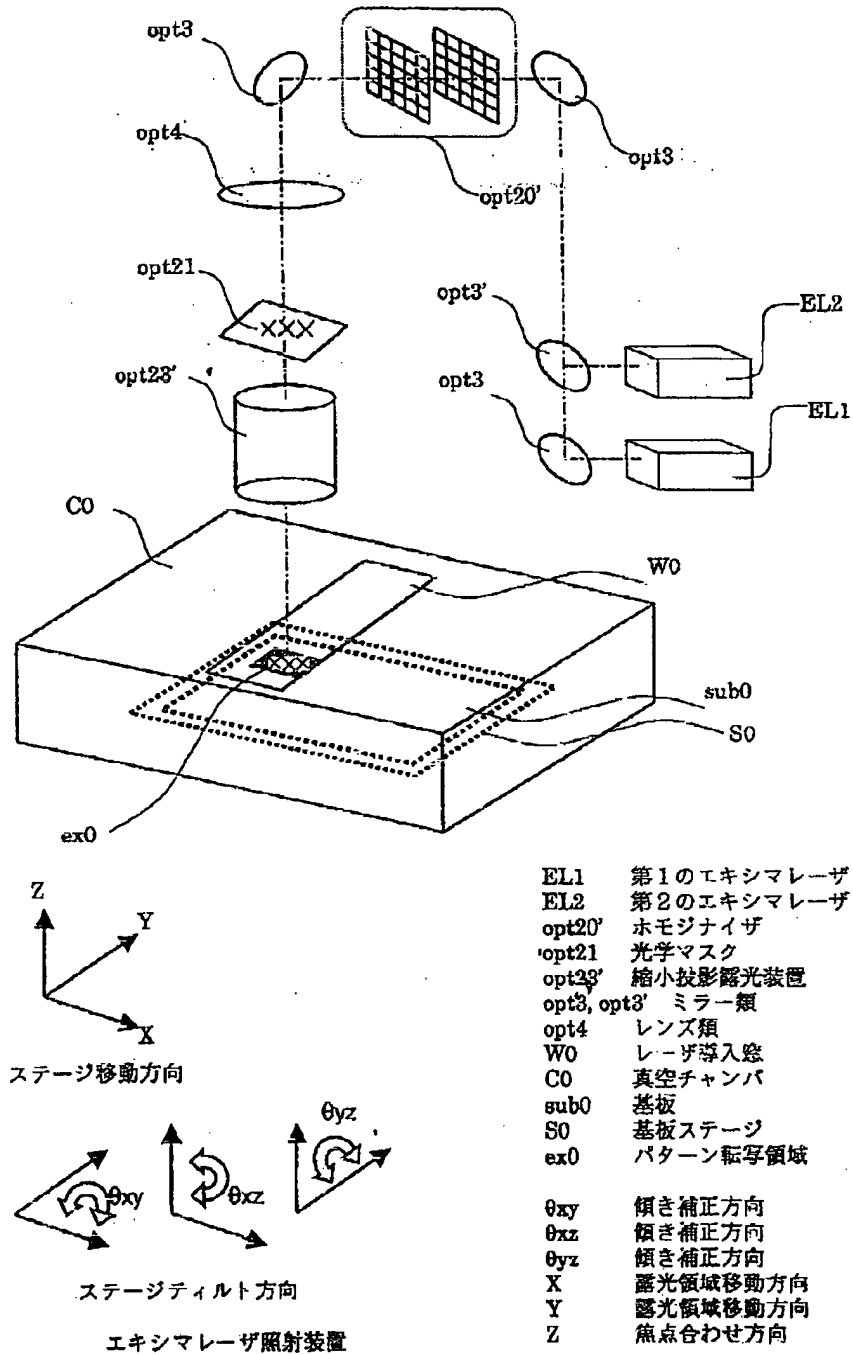
- C2 プラズマCVD室
 C5 レーザ照射室
 C6 基板搬送室
 GV1, GV2 ゲートバルブ
 S2 基板ホルダー
 S5 基板ステージ
 Sub0 ガラス基板
 Si1 シリコン薄膜
 Si2 結晶性シリコン薄膜
 EL1 エキシマレーザー
 EL2 エキシマレーザー
 L1 第1のビームライン
 L2 第2のビームライン
 W1 レーザ導入窓
 D1 RF電極
 D2 プラズマ形成領域
 D3 プラズマ閉じこめ電極
 D4 原料ガス導入装置
 opt1 レーザ合成光学装置
 opt11 ミラー
 opt12 透過ミラー
 opt2 レーザ照射光学装置
 opt20 ホモジナイザ
 opt21 光マスク
 opt22 光マスクステージ
 opt23 投影光学装置

プラズマCVD室・基板搬送室
レーザー照射室

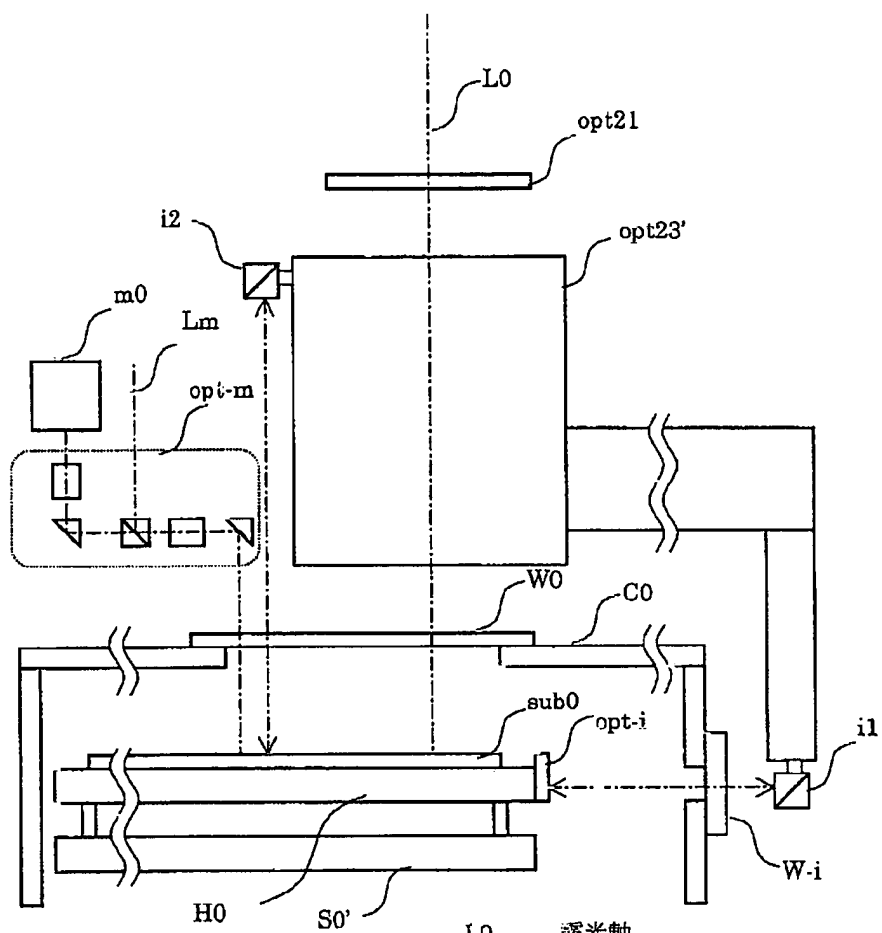
【図12】



【図2】



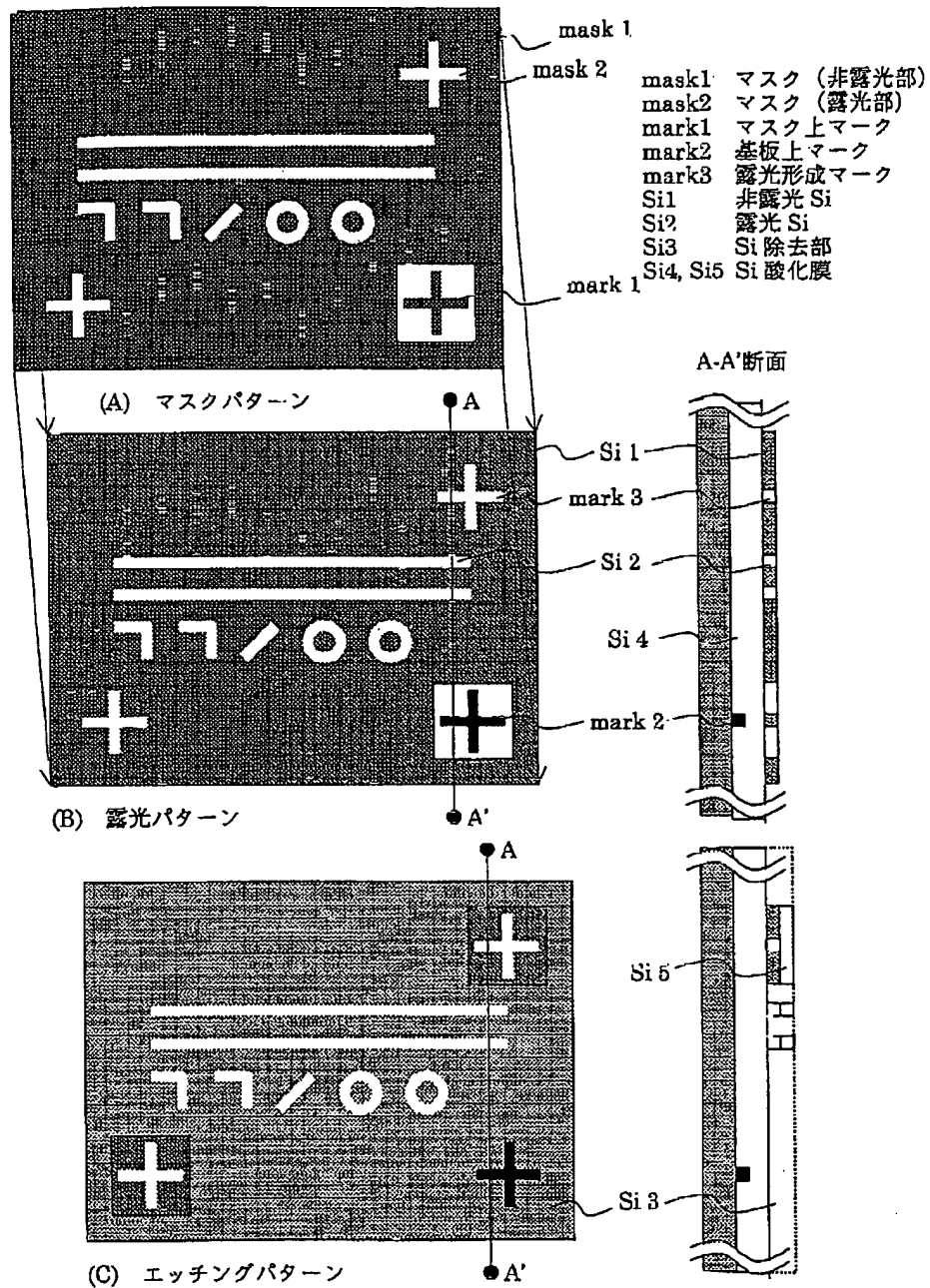
【図3】



アライメント機構

- | | |
|--------|---|
| L0 | 露光軸 |
| opt21 | 光学マスク |
| opt23' | 縮小投影露光装置 |
| W0 | レーザー導入窓 |
| C0 | 真空チャンバ |
| sub0 | 基板 |
| H0 | 基板吸着機構付きヒータ |
| S0' | 基板 XYZ $\theta_{xy}\theta_{xz}\theta_{yz}$ ステージ |
| i1, i2 | レーザー干渉計 |
| W-i | 測長用窓 |
| opt-i | 測長用ミラー |
| m0 | オフアクシス顕微鏡 |
| Lm | 顕微鏡用光源 |
| opt-m | 顕微鏡用素子 |

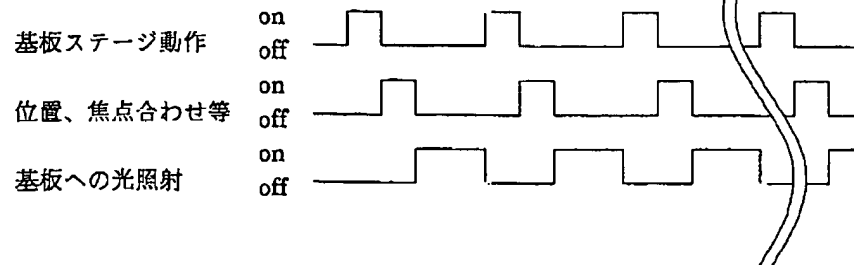
【図4】



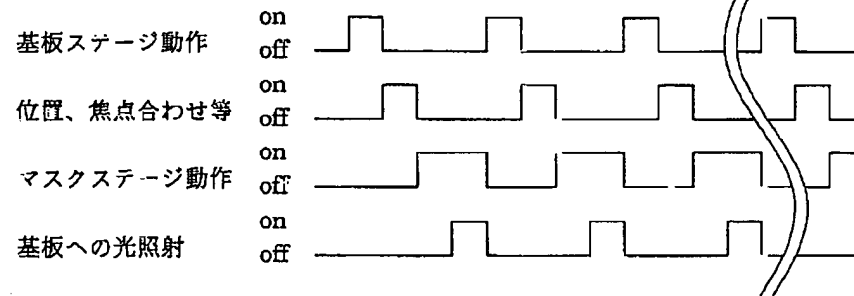
ELA パターン転写とアライメントマーク

【図5】

制御例 (1)

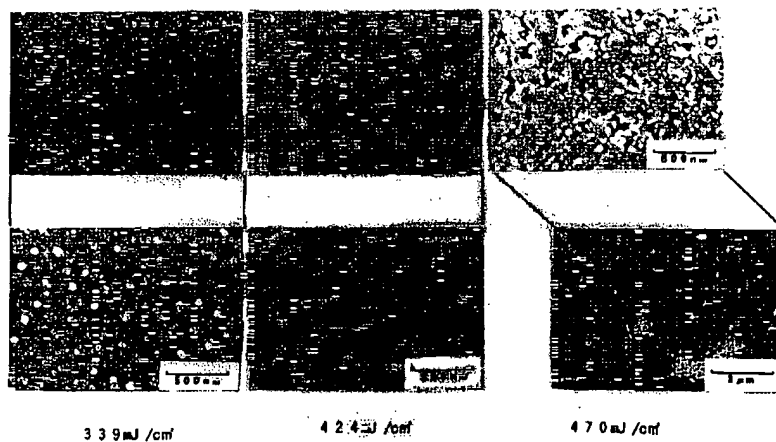


制御例 (2)

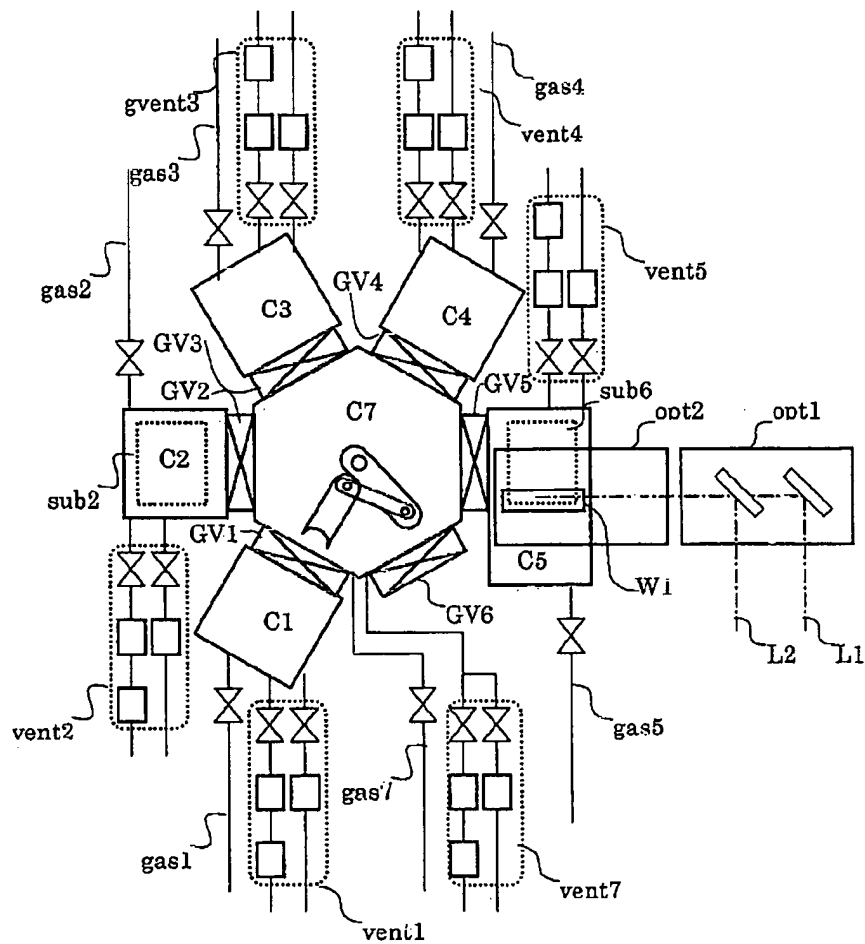


ステージ動作タイミングチャート

【図13】



【図7】



クラスター型配置

C1 ロード／アンロード室
 C2 プラズマ CVD 室
 C3 基板加熱室
 C4 水素プラズマ処理室
 C5 レーザ照射室
 C6 基板搬送室

GV1～GV6 ゲートバルブ

W1 レーザ導入窓

L1 第1のビームライン

L2 第2のビームライン

opt1 レーザ合成光学装置

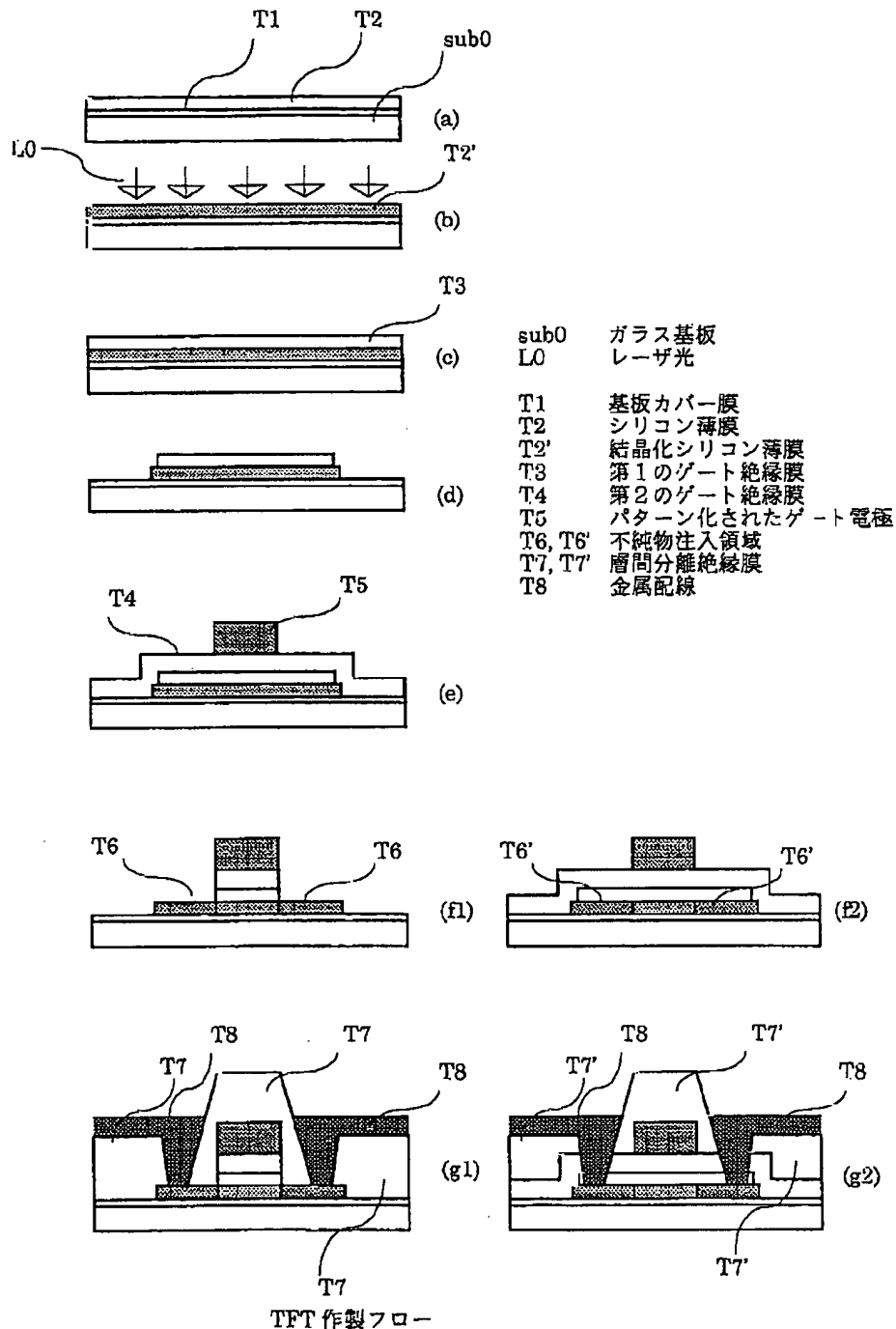
opt2 レーザ照射光学装置

gas1～gas7 ガス導入装置

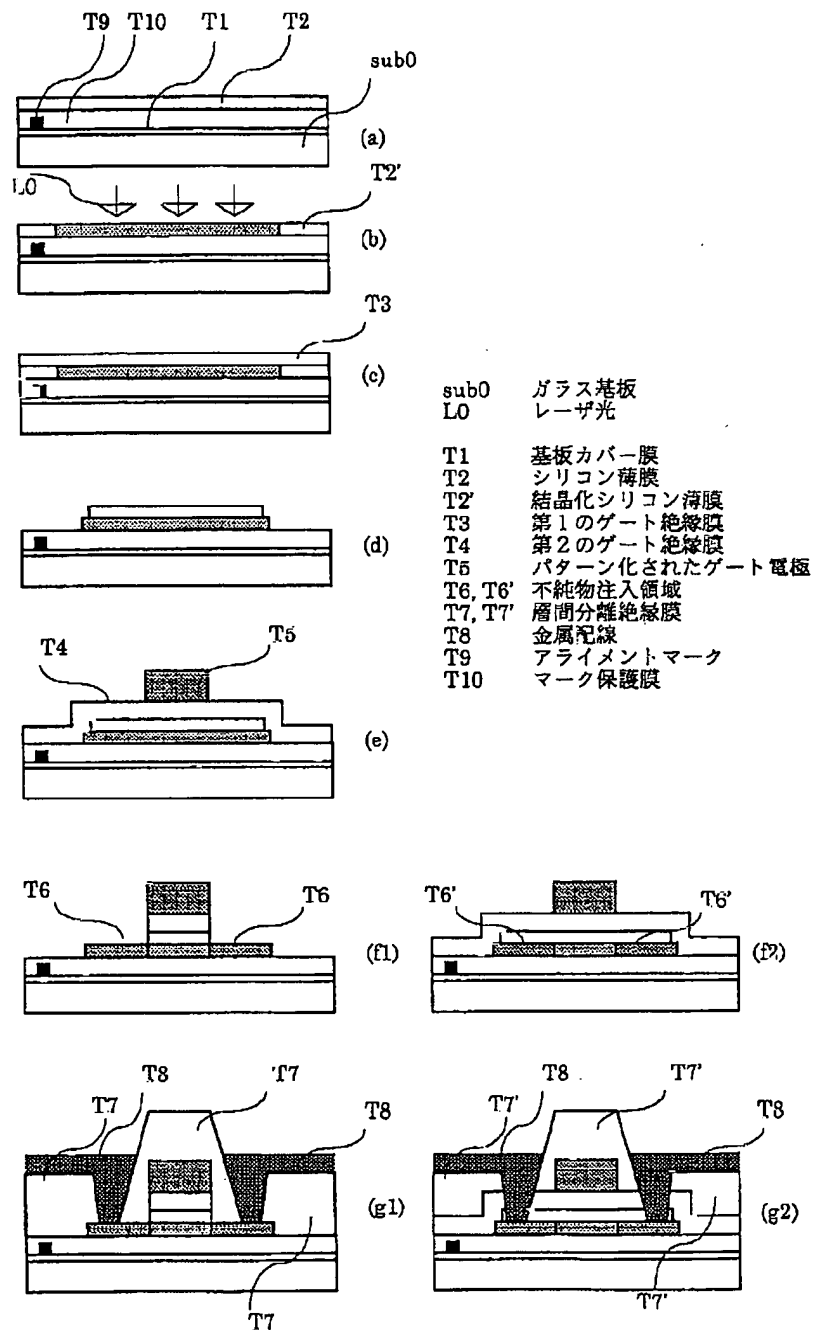
vent1～vent7 排気装置

sub2, sub6 処理基板

【図8】

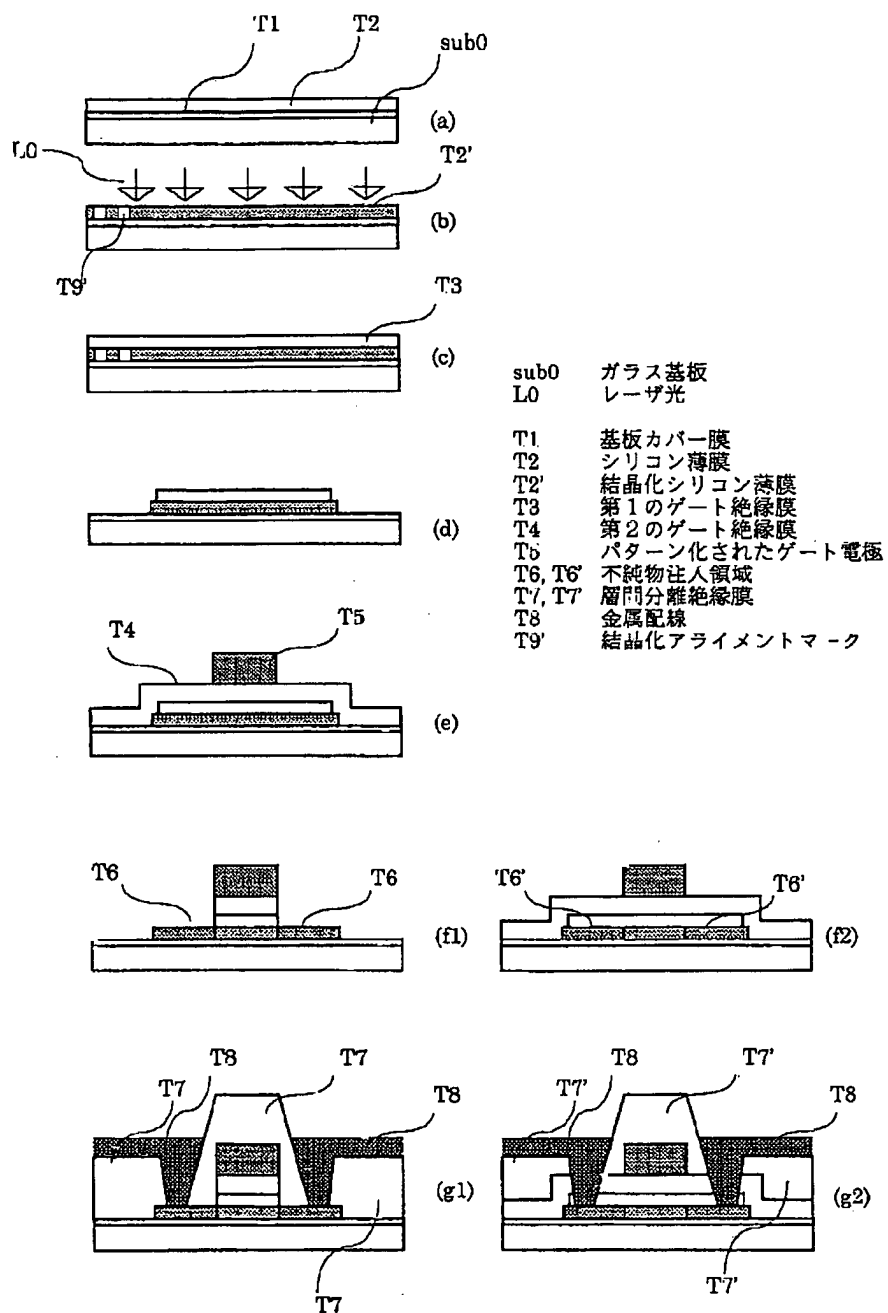


【図9】



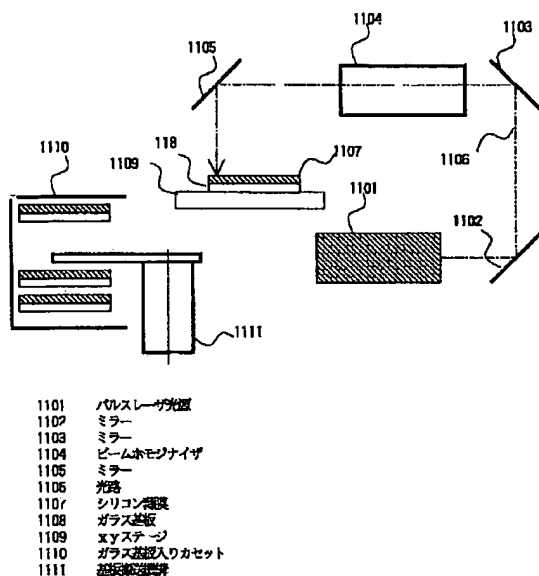
マークを用いた TFT 作製フロー

【図10】



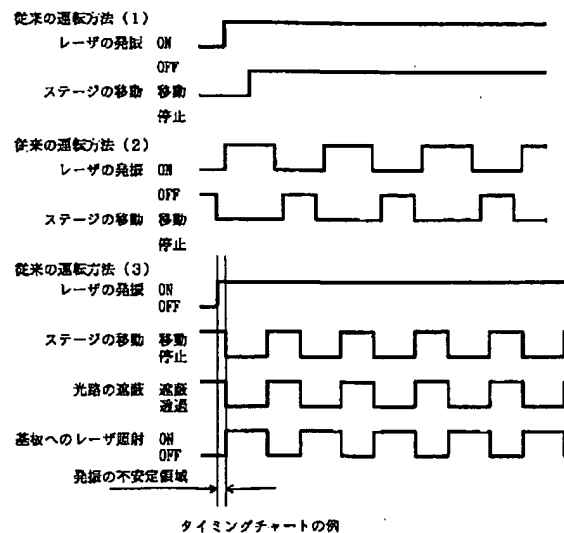
TFT 作製フロー (Si 中にマーク)

【図15】

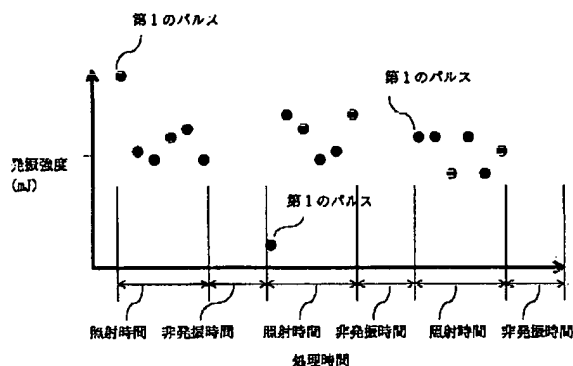


従来の ELA 装置概念図

【図16】



【図17】



フロントページの続き

(51)Int. Cl.⁷
H01L 21/336

識別記号

F I

(参考)

(72)発明者 種子田 昭彦
神奈川県平塚市夕陽ヶ丘63番30号 住友重
機械工業株式会社平塚事業所内

Fターム(参考) 5F052 AA02 BA02 BA11 BA15 BB01
BB03 BB06 BB07 CA07 CA10
DA02 DB03 EA15 JA01
5F053 AA18 BB13 DD01 FF01 GG01
GG02 LL10 PP12 RR03
5F110 AA16 AA23 BB04 CC02 DD02
DD13 EE05 EE09 EE14 EE45
FF02 FF09 FF29 FF30 FF32
FF35 GG02 GG13 GG25 GG45
GG47 HJ12 HJ13 HJ18 HL02
HL03 HL04 HL06 NN02 NN27
NN36 PP03 PP04 PP05 PP07
PP13 PP31 PP35 QQ11 QQ25